

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—215795

⑬ Int. Cl.<sup>3</sup>

G 11 C 17/00

H 01 L 27/10

29/78

識別記号

1 0 1

庁内整理番号

6549—5B

6655—5F

7514—5F

⑭ 公開 昭和58年(1983)12月15日

発明の数 1

審査請求 未請求

(全 4 頁)

⑮ 不揮発性メモリ装置

青梅市末広町二丁目 9 番地東京  
芝浦電気株式会社青梅工場内

⑯ 特 願 昭57—98308

⑰ 出 願 昭57(1982)6月8日

⑱ 発 明 者 田中宣幸

⑲ 出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 猪股清 外 3 名

明 細 書

1. 発明の名称 不揮発性メモリ装置

2. 特許請求の範囲

電気的にプログラム可能な不揮発性メモリを用いた装置において、上記メモリの一部ロケーションを当該メモリ装置への書き込み発生回数を記憶する専用ロケーションとして用いることを特徴とする不揮発性メモリ装置。

3. 発明の詳細な説明

[ 発明の技術分野 ]

本発明は不揮発性メモリ装置、特に電気的にプログラム可能な半導体不揮発性メモリ装置に関する。

[ 発明の技術的背景とその問題点 ]

半導体不揮発性メモリは MOS 形 FET を利用して蓄積電荷の量により 2 値情報を記憶させるようにしたもので、電源電圧を印加しなくても記憶内容

を保持できるという特徴を有する。

かかる不揮発性メモリには種々のものがあるが、今までのところ、いわゆる UV-EPROM (Ultra Violet-Erasable & Programmable ROM) が多く使用されている。この UV-EPROM は記憶内容を消去するのに紫外線を照射して行うものであるが、書き込み、消去に際しては回路から取外さなければならないという不都合がある。

そこで、最近脚光を浴びているのが、EEPROM (Electrically Erasable & Programmable ROM) である。この EEPROM は実装状態のまま別途設けた書き込み、消去装置により自由に消去、書き込みを行うことができるという長所を有しているため、記憶内容の変更が頻発するようなシステム、例えば金銭登録機などには最適である。

一方、EEPROM は通常のスタティック RAM と組み合わせて構成される不揮発性 RAM にも用いられる。この不揮発性 RAM は同容量のスタティック RAM と EEPROM とで構成され、電源投入中にあって通常の RAM として動作させ、電源のしや断直

前にスタティックRAMに格納されている内容を一旦EEPROMへ移してそのまま保持しておき、電源の再投入後にEEPROM側から再びスタティックRAMへ戻すようにして不揮発性を確保するものである。

かかるEEPROMが有する問題点は、書き込みの際して高電圧を印加する必要があるため、記憶内容の変更、すなわちプログラム回数が制限されることである。現在のところ、プログラム回数の限度は一般に1000~10000回程度であるとされている。使用に際してはこの制限回数を絶対に守らなければならない。限度を越えた場合の記憶内容はその信頼性において全く保証の限りではないからである。

ここで、EEPROMの動作原理ならびにプログラム回数が制限される理由について説明する。第1図は代表的なEEPROMの1セルについての断面図であり、(a)はプログラムの書き込み時の状態、(b)は消去時の状態をそれぞれ示している。第1図において、P形S1基板10上には第1層ポリシリ

コンの第1電極11、第2層ポリシリコンのフローティングゲート12、第3層ポリシリコンの第2電極(書き込み、消去用)がSiO<sub>2</sub>絶縁層14とともに設けられている。フローティングゲート12は第1電極11と第2電極13との間にフローティング(すなわち、浮遊)状態で配置されている。

プログラムする場合(第1図(a)参照)、第1電極11を0[V]又はアース電位に固定し、第2電極13に正の高電位+Vを印加する。このとき、フローティングゲート12の電位も第2電極13との静電結合により正の高電位+Vまで上昇する。すると、フローティングゲート12と第1電極11との間に高電界が発生し、トンネル効果により第1電極11からフローティングゲート12に向って電子が移動し、その電子はフローティングゲート12に捕獲される。電子が十分に捕獲された状態で第2電極13の電位を0[V]に戻し、プログラム動作を終了する。この状態ではフローティングゲート12の電位は負の電位となっている。電子を捕獲しているからである。

次に、消去する場合(第1図(b)参照)について述べる。まず、このセルはすでにプログラムされ、フローティングゲート12には電子が捕獲されているものとする。第1電極11を0[V]に固定し、フローティングゲート12を0[V]とし、第2電極13に+Vの電圧を印加する。すると、フローティングゲート12と第2電極13との間に高電界が発生し、フローティングゲート12に捕獲されていた電子はトンネル効果によりSi絶縁層14を抜けて第2電極13へ追い出される。捕獲電子が存在しなくなった状態で消去動作は終了し、第2電極13を0[V]に戻す。

以上からわかるように、フローティングゲート12に電子が捕獲されて負の電位になっている状態がプログラム状態であり、その逆が消去状態である。これら2つの状態がメモリ外部での信号論理"1"、"0"に対応する。ただし、プログラム状態が論理"1"となるか、消去状態が"0"となるかは一義的には定まらない。周辺装置との関係で決まるものだからである。

以上のEEPROMにおいて、プログラム回数が制限される原因はプログラムに際して第2電極13に高電圧を印加し、トンネル効果により第1電極11からフローティングゲート12に電子を移動させることにある。つまり、電子は第1電極11とフローティングゲート12間のSiO<sub>2</sub>絶縁層を突抜けて移動するためにストレスが加わり、絶縁層が劣化してしまふからである。なお、既に消去状態にあるセルに書き込み動作を行ってもセルにはそれほどのストレスは加わらないので劣化の発生割合はきわめて少ない。

このようなEEPROMをプログラムの変更がひんぱんに行われるシステムに使用した場合に記憶内容を消失するおそれがあることは先に述べた通りである。従来ではシステムの使用期間等から適当に判断し、しかるべき時期にEEPROMを交換するという対策を講じていた。しかし、このような使い方には信頼性という面で不安が残る、妥当なものではない。

[発明の目的]

そこで、本発明はEEPROM において当該メモリのプログラム回数を確認することができ、それによつて高信頼性を確保しうる不揮発性メモリ装置を提供することを目的とする。

#### 〔発明の概要〕

上記目的を達成するために、本発明による不揮発性メモリ装置は、当該メモリ装置への書き込み回数を順次記憶するメモリセルで構成されるロケーションを設け、このロケーションの格納値を知ることにより当該メモリの使用限界を知りうるようにした点に特徴を有する。

#### 〔発明の効果〕

かかる構成を有する本発明によれば、当該メモリ装置の使用限界を正確かつ確実に知ることができ、プログラム変更をひんぱんに行うようなシステムにおいて記憶内容を消失してしまうようなことを防止することができ、信頼性を向上しうる。また、従来のような予測による判断とは異なり、確定に書き込み回数を知りうるので、未だ余裕のあるものを交換してしまうという不経済を抑制

を再度専用ロケーション2に格納する。次いで、専用ロケーション2以外の記憶エリアにプログラムを書込む。なお、カウントアップを先にするか、プログラムの書き込みを先にするか設計上の問題である。

第3図は通常のRAM とEEPROM を組み合わせた不揮発性RAM に適用した例を示すブロック図である。第2図において、3はRAM を示しており、EEPROM については第2図の符号を引用する。まず、専用ロケーション2を予め初期値（例えば、“0”）にセットしておく。RAM3は通常のシステム動作において各種情報が書き込まれたり、読出されたりするもので、例えばシステムの電源OFF時にそのRAM3の内容をEEPROM 側にストアして保持する。

いま、RAM3からその格納内容をEEPROM にストアしようとする場合、そのストアする直前にRAM3 に設けられた専用ロケーション4 を読出す。この専用ロケーション4 はEEPROM の専用ロケーション2と対応するものである。読出され

ることができる。

#### 〔発明の実施例〕

以下、本発明を図示する実施例に基づいて詳述する。第2図は本発明によるメモリ装置であつて、EEPROM 単独の場合の実施例を示すブロック図である。

第2図において、1は記憶エリアの全ブロック数を示しており、その中の特定ロケーション（以下、専用ロケーション）2が当該メモリのプログラム回数を格納しておくために割当てられている。専用ロケーション2のビット数は当該メモリのプログラム回数限度値に対応したものとし、対応するメモリセルを割当てて専用ロケーション2を構成する。

次にプログラム回数の計数動作を説明する。まず、予め専用ロケーション2を初期値（例えば、“0”）にセットする。それ以後、当該メモリへのプログラムの書き込みが発生するごとに専用ロケーション2を読出してその格納値をカウントアップ（例えば、+1）し、カウントアップされた値

た専用ロケーション4の内容をカウントアップしたのち再度専用ロケーション4に書き込む。この専用ロケーション4が更新されたのち、RAM3の内容を記憶エリア1にストアする。このとき専用ロケーション4の内容も専用ロケーション2にストアする。

次に、再びRAM3を使用する場合には、EEPROM の記憶エリア1および専用ロケーション2の内容をそつくりそのままRAM3 および専用ロケーション4に書き込む（これをリコールという。）。

このようにして、当該EEPROM のプログラム回数は必ず記憶され、しかも不揮発状態で保持されるから、使用限度を正確かつ確実に知ることができる。その結果、重要な情報を消失するようなことを防止することができる。

#### 〔発明の変形例〕

上述した実施例では、プログラムの書き込み発生毎に専用ロケーション2または4の内容を1インクリメントすることで更新するものとしたが、予め初期値として当該EEPROM に保証される最大

プログラム回数をプリセットしておき、プログラムの変更毎にその内容を1デクリメントするようにしてもよい。そのようにした場合、当該EEPROMは残り何回プログラムの変更が可能であるかを知ることができる。また、規定プログラム回数に達した場合に、何らかの表示（例えば、CRTディスプレイ、ランプ表示等）を行なつて知らせるようになり、情報の消失を積極的に防止するためプログラムの変更を禁止するようにしてもよい。

#### 4. 図面の簡単な説明

第1図は一般的なEEPROMの1セルについての断面図で、(a)はプログラムの書き込み状態、(b)は消去状態を示す図、

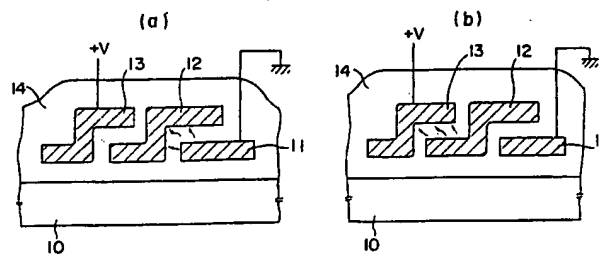
第2図は本発明によるメモリ装置の実施例を示すブロック図、

第3図は他の実施例を示すブロック図である。

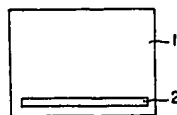
1…記憶エリア、2…専用ロケーション、3…RAM、4…専用ロケーション。

出願人代理人 猪 股 清

第1図



第2図



第3図

